

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-100906

(43)Date of publication of application : 05.04.2002

(51)Int.Cl.

H01P 3/02
H03F 3/60

(21)Application number : 2000-287277

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 21.09.2000

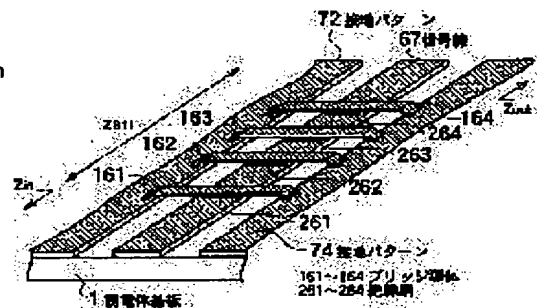
(72)Inventor : TAKAGI EIJI

(54) MICROWAVE CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a microwave circuit which is high in flexibility of design and smaller in both the size and power loss as compared with.

SOLUTION: A high-frequency transmission line is composed of a signal line 67, a first ground pattern 72 and a second ground pattern 74 arranged on the sides of the signal line 67, and four bridge conductors 161, 162, 163 and 164 provided at a regular pitch, so as to short-circuit the ground patterns 72 and 74. A first insulating film 261 is sandwiched between the bridge conductor 161 and the signal line 67 to form a first reactance factor, formed of an MIM capacitor. Likewise, a second to a fourth insulating films, 262 to 264, are sandwiched between the second to fourth bridge conductor, 162 to 164, and the signal line 67 to form a second to a fourth reactance factor, with each being formed of a MIM capacitor.



LEGAL STATUS

[Date of request for examination] 29.08.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3437826

[Date of registration] 06.06.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-100906

(P 2002-100906 A)

(43) 公開日 平成14年4月5日 (2002. 4. 5)

(51) Int. Cl. 7

識別記号

F I

テマコード (参考)

H 0 1 P 3/02

H 0 1 P 3/02

5J067

H 0 3 F 3/60

H 0 3 F 3/60

審査請求 未請求 請求項の数 6

O L

(全 17 頁)

(21) 出願番号 特願2000-287277 (P2000-287277)

(22) 出願日 平成12年9月21日 (2000. 9. 21)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(72) 発明者 高木 映児

神奈川県川崎市幸区小向東芝町1番地 株
式会社東芝研究開発センター内

(74) 代理人 100083806

弁理士 三好 秀和 (外7名)

F ターム (参考) 5J067 AA04 CA36 CA52 CA62 CA64

CA92 CA98 FA16 HA06 HA11

HA12 HA21 HA29 HA32 KA29

KA66 KA68 LS02 LS12 LS13

LS14 MA09 QA04 QS04 SA13

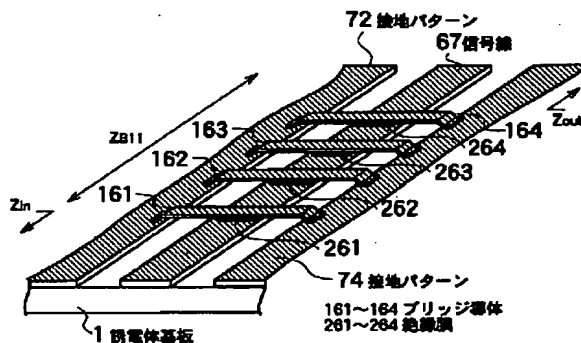
TA01 TA02

(54) 【発明の名称】 マイクロ波回路

(57) 【要約】

【課題】 設計の自由度が大きく、従来よりも小型で、
低損失なマイクロ波回路を提供する。

【解決手段】 信号線 67 と、信号線 67 の両側に配置
された第 1 の接地パターン 72 及び第 2 の接地パターン
74 と、一定ピッチで第 1 の接地パターン 72 及び第 2
の接地パターン 74 との間を短絡するように配置された
4 本のブリッジ導体 161、162、163、164 から
構成される高周波伝送線路である。第 1 のブリッジ導
体 161 と信号線 67 との間には、第 1 の絶縁膜 261
が挟まれ、MIM キャパシタからなる第 1 のリアクタン
ス因子を構成している。同様に、第 2 ～第 4 のブリッジ
導体 162 ～164 と信号線 67 との間には、第 2 ～第
4 の絶縁膜 262 ～264 が挟まれ、MIM キャパシタ
からなる第 2 ～第 4 のリアクタンس因子を構成してい
る。



【特許請求の範囲】

【請求項1】 低周波極限近似で設計される基礎伝送線路と、

該基礎伝送線路に対して、一定ピッチで周期的に装荷された、同一のリアクタンス値を有する複数のリアクタンス成分とからなり、前記ピッチ及び前記リアクタンス値を選ぶことにより、特性インピーダンスを前記基礎伝送線路に固有な値とは異なる値のプロッホインピーダンスに設定した受動素子構造を一部に具備したことを特徴とするマイクロ波回路。

【請求項2】 前記リアクタンス値が制御信号により可変であることを特徴とする請求項1のマイクロ波回路。

【請求項3】 前記ピッチを d とし、前記周期的に装荷されたリアクタンス成分が無い場合の前記基礎伝送線路を伝搬するマイクロ波の波数を k とし、該波数 k と前記ピッチとの積により $y = kd$ を定義した場合において、前記プロッホインピーダンスの前記 y 値依存性は、前記 y 値の増大と共に第1通過帯から順次その次数の増大する複数の通過帯を有し、

前記受動素子構造のプロッホインピーダンスは、第2通過帯以上の高次の通過帯のインピーダンスとなるように、前記ピッチが選定されていることを特徴とする請求項1又は2記載のマイクロ波回路。

【請求項4】 前記基礎伝送線路は、誘電体基板、該誘電体基板の表面に配置された信号線、該信号線の両側に、該信号線から一定距離離間して配置された第1及び第2の接地パターンとからなるコプラナ線路であり、前記リアクタンス成分のそれぞれは、前記第1及び第2の接地パターンとを互いに接続するブリッジ導体と、該ブリッジ導体と前記信号線との間にキャパシタを構成すべく配置された絶縁膜とからなることを特徴とする請求項1～3のいずれか1項記載のマイクロ波回路。

【請求項5】 誘電体基板と、
該誘電体基板上に対向配置された第1及び第2の接地パターンと、

前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれて配置された第1、第2主電極及び制御電極を有する能動素子と、

前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれ、前記制御電極に接続して配置された入力側信号線と、

前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれて、前記第2主電極に接続して配置された出力側信号線と、

前記入力側信号線の上を通過し、且つ一定ピッチで周期的に、前記第1及び第2の接地パターンとを互いに接続する複数のブリッジ導体と、

該複数のブリッジ導体と前記入力側信号線との間にキャパシタを構成すべくそれぞれ配置された複数の絶縁膜とからなり、前記ピッチ及び前記キャパシタの呈するリア

クタンス値を選ぶことにより、前記能動素子の入力インピーダンスを所望の値に調整したことを特徴とするマイクロ波回路。

【請求項6】 誘電体基板と、

該誘電体基板上に対向配置された第1及び第2の接地パターンと、

前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれて配置された第1、第2主電極及び制御電極を有する能動素子と、

10 前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれ、前記制御電極に接続して配置された入力側信号線と、

前記誘電体基板上において、前記第1及び第2の接地パターンに挟まれて、前記第2主電極に接続して配置された出力側信号線と、

前記出力側信号線の上を通過し、且つ一定ピッチで周期的に、前記第1及び第2の接地パターンとを互いに接続する複数のブリッジ導体と、

20 該複数のブリッジ導体と前記出力側信号線との間にキャパシタを構成すべくそれぞれ配置された複数の絶縁膜とからなり、前記ピッチ及び前記キャパシタの呈するリアクタンス値を選ぶことにより、前記能動素子の出力インピーダンスを所望の値に調整したことを特徴とするマイクロ波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、伝送線路を用いたマイクロ波回路に関する。特にマイクロ波・モノリシックIC(MMIC)やマイクロ波・ハイブリッドIC(MHIC)等のマイクロ波帯やミリ波帯回路用の高周波半導体装置におけるインピーダンス整合回路に関する。

【0002】

【従来の技術】近年の情報通信を中心としたIT技術分野における急速な需要の伸びにより、通信回線数を増やすことが急務となってきた。このため、従来あまり使用されていなかったマイクロ波・ミリ波帯を使用するシステムの実用化が急ピッチで進められている。

【0003】高周波帯無線通信器のRF部は一般的に発振器、シンセサイザ、変調器、電力増幅器、低雑音増幅器、復調器、アンテナで構成されている。通信器には、電気特性が優れていること、小形であることが望まれる。特に携帯用通信器では、小形・軽量の要求の他に、低損失で、電池の寿命が長いことも要求される。このような、高周波回路部の小形化を考える場合、可能な限り必要な回路を1つの回路基板内に集積化するMHICや、半導体チップ内に集積化するMMICが有効である。

【0004】半導体集積化技術の飛躍的な発展に伴って、MMICの集積化が進んでいる。即ち、1つの半導

体チップ内に形成される回路は、より集積密度が高くなる方向に進展している。このため、従来の単体の高周波能動素子を搭載した半導体チップから、機器の1つの回路機能を果たす機能回路ブロックを搭載した半導体チップへと集積密度が向上してきている。更には、複数の機能回路ブロックを同一の半導体チップに搭載することも可能なように、その集積密度が高くなってきている。M M I Cには、高電子移動度トランジスタ (HEMT)、ヘテロ接合・バイポーラトランジスタ (HBT)、ショットキー・ゲート型 FET (MESFET) 等の高周波能動素子と、キャパシタ、インダクタ、抵抗等の受動素子、及び伝送線路等が形成されている。高周波帯で使用される伝送線路のタイプは、マイクロストリップ線路、コプラナ線路等が一般的である。マイクロストリップ線路やコプラナ線路等の平面回路は、導波管等の立体回路に比べ量産性が高く安価に系を構築出来る為、マイクロ波回路に良く用いられる。

【0005】しかしながら、周知のように、マイクロストリップ線路の特性インピーダンスは、採用する誘電体基板の比誘電率 ϵ_r 、基板厚さ、ストリップ導体 (信号線) の配線幅によって決定される。即ち、特性インピーダンスをより低くする為には、比誘電率 ϵ_r は高く、基板厚は薄く、信号線の配線幅は広くすれば良い。又特性インピーダンスを高くする為にはその逆をすれば良い。同様に、コプラナ線路の場合は、基板の比誘電率 ϵ_r 、基板の厚さ、中心の信号線の幅、信号線と信号線の両側の接地パターンとの距離により、特性インピーダンス Z_0 が決定される。

【0006】

【発明が解決しようとする課題】このため、同一基板で薄型化していくと所望の特性インピーダンスを実現する為には平面回路の信号線の配線幅を狭くせざるを得ない。これは平面回路の導体損失の増加につながる。例えば無線機の最終増幅段前後に用いられるアンテナへの給電線、フィルタ、インピーダンス整合回路などに用いる場合、システムの電力利用効率を劣化させることになる。つまり、従来のマイクロ波回路の薄型化には限界があった。特に高周波用途としてアルミナ (Al_2O_3) 等のセラミック基板等を用いた M H I C の場合、誘電体損失に比べ導体損失が系の損失として支配的になる為、導体損失がマイクロ波回路の性能を大きく左右する。又誘電体基板を厚くすると、伝送線路によっては、不要モードが励起され、更に損失が劣化する危険がある。

【0007】一方、インピーダンス整合回路で低い特性インピーダンスが必要な場合、平面回路の信号線の配線幅が太くなり、小型化が出来ない場合があった。M H I C 等のマイクロ波回路では、誘電体基板の厚さ、材質は電気特性のみでは無く、機械的強度、実装プロセスとの適合性、量産性などから決定されるので、特定のインピーダンスを持つ伝送線路の実現方法には制約があり、伝

送損失が小型化に大きく影響を及ぼす場合があった。

【0008】このように、従来のマイクロ波回路では、伝送線路低損失化、小型化、高機能化には限界があり、マイクロ波帯やミリ波帯の高周波システムの性能を向上させる為には新たな技術が望まれていた。例えば、フィルタ、ダイプレクサ、インピーダンス変換器、インピーダンス整合回路等の回路素子構造を伝送線路を用いて実現しようとする場合、ある特性インピーダンスを持った有限の長さの伝送線路が必要になるが、従来の技術を用いるとその伝送線路の特性に制約があった。

【0009】本発明は上記事情を考慮してなされたもので、その目的とするところは、設計の自由度が増大し、且つ従来よりも小型で、低損失なマイクロ波回路を提供することである。

【0010】本発明の他の目的は、高周波伝送線路の特性インピーダンスの調整可能な範囲を広げることが出来る新規な構造のマイクロ波回路を提供することである。

【0011】本発明の更に他の目的は、低損失でクロストークを少なくすることが出来る新規な構造のマイクロ波回路を提供することである。

【0012】本発明の更に他の目的は、全体としての配線に必要な占有面積を小さくすることが可能なマイクロ波回路を提供することである。

【0013】本発明の更に他の目的は、高周波における電気的特性の調整が容易な高周波伝送線路を有したマイクロ波回路を提供することである。

【0014】

【課題を解決するための手段】上記目的を達成する為に、本発明の第1の特徴は、低周波極限近似で設計される基礎伝送線路と、この基礎伝送線路に対して、一定ピッチ d で周期的に装荷された、同一のリアクタンス値を有する複数のリアクタンス成分とからなるマイクロ波回路としたことである。更に、この周期的構造を有するマイクロ波回路において、ピッチ d 及びリアクタンス値を選ぶことにより、特性インピーダンスを基礎伝送線路に固有な値とは異なる値のプロットインピーダンスに設定した受動素子構造を一部に具備している。「低周波極限近似で設計される基礎伝送線路」とは、基礎伝送線路を伝搬するマイクロ波の波数 k が小さく、伝送路の周期的境界条件による「ブロッホ散乱」の影響が無視出来る伝送線路の意であり、周期的構造を有しない従来の伝送線路が該当する。本発明の第1の特徴に係るマイクロ波回路に用いる基礎伝送線路としては、従来知られているマイクロストリップ線路、コプラナ線路、接地付コプラナ線路、スロット線路、トリプレート型ストリップ線路、導波管等の種々の高周波伝送線路が使用可能である。又、本発明の「受動素子構造」とは、フィルタ、ダイプレクサ、インピーダンス変換器、インピーダンス整合回路等の高周波回路を実現する為の物理的構造が該当する。

【0015】本発明の第1の特徴に係るマイクロ波回路においては、一定ピッチdで周期的に装荷された複数のリアクタンス成分により、高周波伝送線路の電気特性を周期的に変化させ、その周期的境界条件により、多様な分散関係を実現せしめている。且つ周期的境界条件による「ブロッホ散乱」を用いて、多様なブロッホインピーダンスを発現せしめている。つまり、その多様な分散関係及びブロッホインピーダンスを用いてマイクロ波回路を実現することにより、高周波伝送線路の特性インピーダンスを決定する自由度を増大出来る。

【0016】冒頭で述べたように、例えば、本発明の「基礎伝送線路」となる従来のマイクロストリップ線路の特性インピーダンスは、基板の比誘電率 ϵ_r 、基板の厚さ、信号線（ストリップ配線）の幅により決定される。本発明の「基礎伝送線路」となる従来のコプラナ線路の場合は、基板の比誘電率 ϵ_r 、基板の厚さ、中心の信号線の幅、信号線と信号線の両側の接地パターンとの距離により、特性インピーダンス Z_0 が決定され、その可変範囲が制約されている。マイクロストリップ線路の特性インピーダンスを決定する独立変数は、3つしか無く、コプラナ線路の特性インピーダンスを決定する独立変数は、4つしか無い。このため、高周波伝送線路の特性インピーダンスを高くする為には、信号線の配線幅を細くする必要が生じ、導体損失が増大する問題があった。一方、特性インピーダンスを低くしようとすると信号線の配線幅が大きくなり、小型化を阻害していた。

【0017】本発明の第1の特徴に係る周期的構造を有するマイクロ波回路においては、マイクロ波回路の特性インピーダンスを決定する独立変数として、リアクタンス成分j b、ピッチdが付け加えられる。つまり、本発明の第1の特徴に係る周期的構造を有するマイクロ波回路のブロッホインピーダンスを用いることにより、マイクロ波回路の特性インピーダンスを決定する独立変数が増大し、その制約が大幅に緩和される。このため、従来よりも多様且つ高性能なマイクロ波回路が、簡単に実現出来る。例えば、信号線の配線幅を細くしないで、特性インピーダンス Z_0 を高くすることも容易であり、信号線の配線幅が大きくせずに、特性インピーダンスを低くすることも出来る。このため、導体損失の増大や、回路の小型化を阻害すること無く、所望の特性インピーダンスを得ることが可能になる。この結果、マイクロ波回路の小型化、低損失化が可能となる。

【0018】本発明の第1の特徴において、複数のリアクタンス成分のそれぞれのリアクタンス値を、制御信号により可変になるように構成しても良い。例えば、バラクタダイオード等のようなリアクタンス成分が制御信号により可変なバリアブルリアクタで構成すれば、ブロッホインピーダンスをダイナミックに可変に出来る。或いは、マイクロシステム、マイクロメカトロニクス、或いはMEMS（マイクロ・エレクトロメカニカル・システ

ム：microelectromechanical system)等と称される立体的微細構造でキャパシタを構成し、これをマイクロアクチュエータ等で、キャパシタの電極間隔を変化させても、バリアブルリアクタが構成出来る。例えばMEMS構造のキャパシタを用いる場合、信号線（ストリップ導体）の上空に金属基板（ブリッジ導体）が構成出来るが、このブリッジ導体とストリップ導体の間の電位差を変えたとクーロン力によりブリッジ導体とストリップ導体の間隔が変わり、結果的に装荷されたリアクタンス成分の大きさが変わるので、MEMS構造のキャパシタを用いた場合と同等の機能が実現出来る。リアクタンス成分が制御信号で可変であれば良いので、装荷する素子は、MEMSキャパシタや、バラクタダイオードに以外の構造でも構わないことは勿論である。

【0019】又、本発明の第1の特徴において、波数kとピッチdとの積 $y = kd$ を定義すると、ブロッホインピーダンスのy値依存性は、y値の増大と共に第1通過帯から順次その次数の増大する複数の通過帯を有する。ここで、波数kは、周期的に装荷されたリアクタンス成分が無い場合の基礎伝送線路を伝搬するマイクロ波の波数である。隣接する次数の通過帯の間には、禁止帯が存在する。即ち、第1通過帯、第1禁止帯、第2通過帯、第2禁止帯、第3通過帯、第3禁止帯、第4通過帯、第4禁止帯、……の順で、y値の増大と共に、次数の増大する複数の通過帯と禁止帯が配列される。詳細は、後述するが、奇数次（第1番目、第3番目、……）の通過帯は、高次になるに従い特性インピーダンスが減少していく。一方、偶数次（第2番目、第4番目、……）の通過帯は、高次になるに従い、特性インピーダンスが増大していく。奇数次の通過帯の特性を利用すれば、使用周波数帯域におけるブロッホインピーダンスを、低周波極限近似の伝送線路の特性インピーダンスより低くすることが簡単に出来る。一方、偶数次の通過帯の特性を利用すれば、使用周波数帯域におけるブロッホインピーダンスを、低周波極限近似の伝送線路の特性インピーダンスより高くすることが簡単に出来る。

【0020】このようなブロッホインピーダンスのy値依存性を考慮すれば、本発明の第1の特徴に係るマイクロ波回路を構成する「受動素子構造」は、第2通過帯以上の高次の通過帯のインピーダンスとなるように、ピッチdが選定されていることが好ましい。第2通過帯以上の高次の通過帯の特性は、低周波極限近似の伝送線路の特性インピーダンスからの差がより顕著になるからである。従って、第2通過帯以上の高次の通過帯の特性を積極的に利用することにより、従来の伝送線路の基本形態を維持しながら、所望の特性インピーダンスを簡単に得ることが出来る。しかも、この際、低損失性を犠牲にしたり、小型化を犠牲にする必要が無い。

【0021】コプラナ線路で説明すると以下のようになる。即ち、「基礎伝送線路」として、誘電体基板、この

10

20

30

40

50

誘電体基板の表面に配置された信号線、この信号線の両側に、この信号線から一定距離離間して配置された第1及び第2の接地パターンとからなるコプラナ線路を選び、リアクタンス成分のそれぞれを、第1及び第2の接地パターンとを互いに接続するブリッジ導体と、このブリッジ導体と信号線との間にキャパシタを構成すべく配置された絶縁膜とから構成すれば良い。この周期的構造を有するコプラナ線路は、その特性インピーダンスを決定する独立変数として、ブリッジ導体と信号線との間に形成されるキャパシタ値で決まるリアクタンス成分 $j b$ 及び複数のブリッジ導体の配列のピッチ d が、ブロッホインピーダンスを決定する要因に付け加えられる。つまり、ブリッジ導体の幅、ブリッジ導体と信号線との間に配置される絶縁膜の比誘電率、絶縁膜の厚さ、及び複数のブリッジ導体の配列のピッチ d が、コプラナ線路のブロッホインピーダンスを決定する要因に付け加えられるので、独立変数が飛躍的に増大する。このため、従来よりも広範囲な特性インピーダンスを有するコプラナ線路が、簡単に実現出来る。この周期的構造を有するコプラナ線路では、信号線の配線幅を導通損失が増大しない最適値に維持したまま、特性インピーダンスを高くすることも低くすることも出来る。つまり、導体損失の増大や、回路の小型化を阻害すること無く、所望の特性インピーダンスを有するコプラナ線路を実現することが可能になる。従って、この周期的構造を有するコプラナ線路は、インピーダンス変換器やインピーダンス整合回路に好適である。

【0022】本発明の第2の特徴は、(イ) 誘電体基板と、(ロ) この誘電体基板上に対向配置された第1及び第2の接地パターンと、(ハ) 誘電体基板上において、第1及び第2の接地パターンに挟まれて配置された第1、第2主電極及び制御電極を有する能動素子と、

(ニ) 誘電体基板上において、第1及び第2の接地パターンに挟まれ、制御電極に接続して配置された入力側信号線と、(ホ) 誘電体基板上において、第1及び第2の接地パターンに挟まれて、第2主電極に接続して配置された出力側信号線と、(ヘ) 入力側信号線の上を通過し、且つ一定ピッチ d で周期的に、第1及び第2の接地パターンとを互いに接続する複数のブリッジ導体と、

(ト) この複数のブリッジ導体と入力側信号線との間にキャパシタを構成すべくそれぞれ配置された複数の絶縁膜とからなるマイクロ波回路としたことである。更に、このマイクロ波回路において、ピッチ及びキャパシタの呈するリアクタンス値を選ぶことにより、能動素子の入力インピーダンスが所望の値に調整されている。

【0023】本発明の第2の特徴に係るマイクロ波回路において、第1及び第2の接地パターン及び、この第1及び第2の接地パターンに挟まれた入力側信号線とにより、入力側コプラナ線路が形成されている。そして、入力側信号線の上を通過し、第1及び第2の接地パターン

とを互いに接続する複数のブリッジ導体と、この複数のブリッジ導体と入力側信号線との間にそれぞれ配置された絶縁膜とから、リアクタンス成分となる複数のキャパシタが形成されている。このため、本発明の第2の特徴に係る入力側コプラナ線路は、その特性インピーダンスを決定する独立変数として、複数のブリッジ導体と入力側信号線との間にそれぞれ形成されるキャパシタ値で決まるリアクタンス成分 $j b$ 、及び複数のブリッジ導体の配列のピッチ d が、ブロッホインピーダンスを決定する要因に付け加えられる。つまり、ブリッジ導体の幅、ブリッジ導体と入力側信号線との間に配置される絶縁膜の比誘電率、絶縁膜の厚さ、及び複数のブリッジ導体の配列のピッチ d が、入力側コプラナ線路のブロッホインピーダンスを決定する要因に付け加えられるので、入力側コプラナ線路の特性インピーダンスを決定する独立変数が飛躍的に増大する。

【0024】この結果、本発明の第2の特徴に係るマイクロ波回路においては、従来よりも広範囲な調整範囲を有し、且つ占有面積の小さな入力インピーダンス整合回路を、能動素子の入力側に挿入することが出来る。しかも、この入力インピーダンス整合回路は、入力側信号線の配線幅を最適値に維持したまま、インピーダンスを調整出来るので、マイクロ波回路の高周波特性を向上出来る。

【0025】本発明の第2の特徴に係るマイクロ波回路において、「能動素子」としては、HEMT、HBT等のバイポーラトランジスタ(BJT)、MESFETや静電誘導トランジスタ(SIT)等の種々の高周波用半導体素子を用いることが可能である。又、能動素子の「第1主電極」とは、BJTにおいてエミッタ領域又はコレクタ領域のいずれか一方、HEMT、MESFET、SITにおいてはソース領域又はドレイン領域のいずれか一方を意味する。能動素子の「第2主電極」とは、BJTにおいては上記第1主電極とはならないエミッタ領域又はコレクタ領域のいずれか一方、HEMT、MESFET、SITにおいては上記第1主電極とはならないソース領域又はドレイン領域のいずれか一方を意味する。即ち、第1主電極が、エミッタ領域であれば、第2主電極はコレクタ領域であり、第1主電極がソース領域であれば、第2主電極はドレイン領域である。又、能動素子の「制御電極」とはBJTのベース電極及びHEMT、MESFET、SITのゲート電極を意味することは勿論である。

【0026】本発明の第3の特徴は、(イ) 誘電体基板と、(ロ) この誘電体基板上に対向配置された第1及び第2の接地パターンと、(ハ) 誘電体基板上において、第1及び第2の接地パターンに挟まれて配置された第1、第2主電極及び制御電極を有する能動素子と、

(ニ) 誘電体基板上において、第1及び第2の接地パターンに挟まれ、制御電極に接続して配置された入力側信

号線と、(ホ)誘電体基板上において、第1及び第2の接地パターンに挟まれて、第2主電極に接続して配置された出力側信号線と、(ヘ)出力側信号線の上を通過し、且つ一定ピッチdで周期的に、第1及び第2の接地パターンとを互いに接続する複数のブリッジ導体と、

(ト)この複数のブリッジ導体と出力側信号線との間にキャパシタを構成すべくそれぞれ配置された複数の絶縁膜とからなるマイクロ波回路としたことである。更に、このマイクロ波回路において、ピッチ及びキャパシタの呈するリアクタンス値を選ぶことにより、能動素子の出力インピーダンスが所望の値に調整されている。

【0027】本発明の第3の特徴に係るマイクロ波回路において、第1及び第2の接地パターン及び、この第1及び第2の接地パターンに挟まれた出力側信号線とにより、出力側コプラナ線路が形成されている。そして、出力側信号線の上を通過し、第1及び第2の接地パターンとを互いに接続する複数のブリッジ導体と、この複数のブリッジ導体と出力側信号線との間にそれぞれ挿入された絶縁膜とから、リアクタンス成分となる複数のキャパシタが形成されている。このため、本発明の第3の特徴に係る出力側コプラナ線路は、その特性インピーダンスを決定する独立変数として、ブリッジ導体と出力側信号線との間に形成されるキャパシタ値で決まるリアクタンス成分j b及び複数のブリッジ導体の配列のピッチdが、ブロッホインピーダンスを決定する要因に付け加えられる。つまり、ブリッジ導体の幅、ブリッジ導体と出力側信号線との間に配置される絶縁膜の比誘電率、絶縁膜の厚さ、及び複数のブリッジ導体の配列のピッチdが、出力側コプラナ線路のブロッホインピーダンスを決定する要因に付け加えられるので、出力側コプラナ線路の特性インピーダンスを決定する独立変数が飛躍的に増大*

*する。

【0028】この結果、本発明の第3の特徴に係るマイクロ波回路においては、従来よりも広範囲な調整範囲を有し、且つ占有面積の小さな出力インピーダンス整合回路を、能動素子の出力側に挿入することが出来る。しかも、この出力インピーダンス整合回路は、出力側信号線の配線幅を最適値に維持したまま、インピーダンスを調整出来るので、マイクロ波回路の高周波特性を向上出来る。

【0029】

【発明の実施の形態】以下に本発明を詳細に説明する。

【0030】(本発明の原理) 先ず、本発明の原理を簡単なモデルを用いて説明する。図2は、ピッチdで、周期的にリアクタンス成分j bを装荷した伝送線路の模式図である。図2に示すような周期構造を持つ伝送線路中を伝播する信号は、信号周波数が高くなるにつれ遅延が起こり、周期が1/2波長となる周波数で速度零(定在波)となることは良く知られている通りである。等価回路的にはいくつかのトポロジーが考えられるが、図2の様に、周期的に伝送線路にシャントにリアクタンス成分j bが挿入されたモデルを例にとり分散関係を導出する。

【0031】先ず、kを周期構造が無い場合の線路の伝播定数(波数)とし、ピッチdで、周期的にリアクタンス成分j bを装荷した伝送線路の単位ユニットのABCDマトリクスを求める。単位ユニットは、シャントリアクタンスが、長さd/2で特性インピーダンスZ₀の線路に両側から挟まれた構造になっているのでそのABCDマトリクスは、k d=yとして、

【数1】

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = - \begin{bmatrix} \cos(y/2) & j Z_0 \sin(y/2) \\ j Y_0 \sin(y/2) & \cos(y/2) \end{bmatrix} \begin{bmatrix} 1 & 0 \\ j b & 1 \end{bmatrix} \begin{bmatrix} \cos(y/2) & j Z_0 \sin(y/2) \\ j Y_0 \sin(y/2) & \cos(y/2) \end{bmatrix}$$

$$= \begin{bmatrix} \cos(y) - \frac{b Z_0^2}{2} \sin(y) & j (Z_0 \sin(y) + \frac{b Z_0^2}{2} \cos(y) - \frac{b Z_0^2}{2}) \\ j (Y_0 \sin(y) + \frac{b}{2} \cos(y) + \frac{b}{2}) & \cos(y) - \frac{b Z_0^2}{2} \sin(y) \end{bmatrix} \quad \dots(1)$$

となる。一方周期的境界条件；

※ ※ 【数2】

$$\begin{bmatrix} V_n \\ I_n \end{bmatrix} = \begin{bmatrix} A & B \\ C & D \end{bmatrix} \begin{bmatrix} V_{n+1} \\ I_{n+1} \end{bmatrix} = \begin{bmatrix} V_{n+1} e^{\gamma d} \\ I_{n+1} e^{\gamma d} \end{bmatrix} \quad \dots(2)$$

より、

$$AD = e^{2\gamma d} - (A+D) e^{\gamma d} - BC = 0 \quad \dots(3)$$

が導かれる。 γ は線路の伝播定数である。 $AD - BC = 50$ 1を考慮すると上式は、

$$\begin{aligned}\cos(\beta d) &= (A+D)/2 \\ &= \cos(y) - (bZ_0/2)\sin(y) \quad \cdots (4)\end{aligned}$$

となる。但し、線路は無損失 ($\gamma=j\beta$) と仮定した。ここで、 β は周期構造を持つ伝送線路の伝播定数である。

＊【0032】リアクタンス成分を容量値 C_0 で構成させるとし、リアクタンス因子 ξ を、(5) 式

$$\xi = C_0 Z_0 c / 2d \quad \cdots (5)$$

で定義する。ここで、 Z_0 は伝送線路の無負荷状態の特性インピーダンス、 c は無負荷時の伝播速度 (光速) である。この (5) 式で定義されたリアクタンス因子 ξ ※

※を用いると、(4) 式は、(6) 式のように書き換えられる。

$$\cos(\beta d) = \cos(y) - \xi \cdot (y) \cdot \sin(y) \quad \cdots (6)$$

ここで、(5) 式で定義したリアクタンス因子 ξ が 0.1 と 1.0 の場合について、(6) 式の $k-\beta$ 分散関係を計算すると、図3に示す $k-\beta$ ダイアグラムの様になる。

★次の通過帯を用いると良いことが分かる。

【0036】又、ローパスフィルタに用いる際、興味のある周波数で禁止帯 (ストップバンド) を実現しようとすると、周期構造のディメンションが大きくなってしまいう場合、リアクタンス成分を大きくすることにより、早めの周波数で禁止帯を実現させることが出来る。図3でリアクタンス因子 ξ が 1.0 の場合、バンドストップを迎える波数 k は 0.5 と、無負荷時 ($\pi=3.14$) の $1/6$ 以下となる。即ち、同じ周波数でバンドストップを実現しようとする場合、 $1/6$ に小型化が出来ることになる。

【0034】図3に示す $k-\beta$ ダイアグラムでは、最低次のバンド、及び下から2番目のバンドの2つのバンドを示してある。リアクタンス因子 ξ が 0 の場合、無負荷の伝送線路となるので、TEM波を対象とすれば、 k と β は一致する。即ち、 $k-\beta$ ダイアグラムは、傾き 1 の直線となる。図3に示す $k-\beta$ ダイアグラムでは、ブリルアンゾーン外の高次バンドはゾーン内に畳み込んであるので、第2バンドの傾きは 1 となる。

【0037】マイクロ波回路の応用上、重要な点は、図3に示す $k-\beta$ 分散関係のリアクタンス因子 ξ 依存性である。即ち、ある周波数で遮断したい時に容量値 C_0 をいくつにすれば良いかを求めることである。

【0035】図3(a)で示したリアクタンス因子 ξ が 0.1 の場合は、リアクタンス因子 ξ が小さいので、図3(b)のリアクタンス因子 ξ が 1.0 の時に比べ、最低次のバンドと下から2番目のバンド間のバンドギャップが小さいことが分かる。又、バンドが高次になるにつれて、通過帯 (パスバンド) が狭くなることが分かる。このことから、帯域の狭いバンドパスフィルタを構成しようとする場合、リアクタンス因子 ξ を大きく、更には高★30

【0038】(バンドとリアクタンスの関係) 禁止帯 (ストップバンド) が始まる条件を求める為に、式(6)において、 $\beta d = \pi$ とおく。

【0039】

$$-1 = \cos y - \xi \cdot y \cdot \sin y \quad \cdots (7)$$

となる。ここで、周知の

$$\cos y = 2 \cos^2(y/2) - 1 \quad \cdots (8)$$

$$\sin y = 2 \sin(y/2) \cos(y/2) \quad \cdots (9)$$

の関係を用いると、

$$\cos(y/2) = \xi \cdot y \cdot \sin(y/2) \quad \cdots (10)$$

を得る。(10) 式を、リアクタンス因子 ξ について解

☆(y) となり、以下の(11)式ようになる。

き直すと、リアクタンス因子 ξ は、 $y = kd$ の関数 ☆【0040】

$$\xi(y) = 1 / (y \cdot \tan(y/2)) \quad \cdots (11)$$

横軸をリアクタンス因子 $\xi(y)$ 、縦軸を $y (=kd)$ とし、(11) 式の関係、図4のグラフに示す。

40◆ギャップが広がり、やがて各バンドである値に漸近する。図4は第2バンドまでしか示さなかったが、前述したように、高次のバンドほど、漸近値は小さくなる。ここで、リアクタンス因子 ξ は、(5) 式で定義した通りである。従って、例えば、ピッチ $d = 1 \text{ mm} = 1 \times 10^{-3} \text{ m}$ 、比誘電率 $\epsilon_r = 1.0$ の誘電体基板で、特性インピーダンス $Z_0 = 50 \Omega$ のマイクロストリップ線路を構成した場合について容量値 C_0 を計算すると、光の伝播速度は、比誘電率 $\epsilon_r = 1.0$ のアルミナ基板中では、 $3.0 \times 10^8 / \epsilon_r^{1/2}$ となることを考慮すれば、

【0041】図4(a)には第1バンドを、図4(b)には第2バンドを示した。図4により、ある波数 k で禁止帯を設けたい時に、周期的に配置するリアクタンス成分によりどの位まで、ピッチ d を小さくすることが出来るかが分かる。当然リアクタンス無負荷時の極限の値は、 $y = kd = \pi = 3.14$ となる。これは、隣り合うバンドが、繋がることを意味する (禁止帯が無い)。リアクタンス負荷を大きくしていくと始めは急激にバンド◆

$$C_0 = (\xi \cdot \epsilon_r^{1/2} \cdot 2 \times 10^{-3}) / (50 \times 3.0 \times 10^8)$$

$$= 0.133 \cdot \xi \cdot \epsilon_r^{-1/2} \text{ (pF)}$$

のようになる。

【0042】比誘電率 $\epsilon_r = 10$ のアルミナ基板で、特性インピーダンス $Z_0 = 50 \Omega$ のコプラナ線路7の実効比誘電率 ϵ_{eff} は、6.7程度である。このため、禁止帯開始を $1/3$ 、1.4早めようとする為には、図4から $\xi = 2$ であるので、容量値 C_0 は(12)式より、7 pFにすれば良いことが分かる。従って先程の60 GHz帯への応用を考えた場合、長さが6 mmから2 mm以下に小さくすることが出来、メアング線路で形成すれば、MMICチップ上でも十分現実的な解となる。その時、7 pF相当の容量を0.4 mmの間隔で配置することに*

$$Z_B \pm (y) = \pm B / (A^2 - 1)^{1/2}$$

である。図5に、ブロッホインピーダンス Z_B の実部 $\text{Re}(Z_B(y))$ と虚部 $\text{Im}(Z_B(y))$ について示す。

【0044】図5を計算するにあたり、リアクタンス因子 ξ を0.1とした。従って、バンドダイアグラムとしては、図3(a)が対応する。最初の通過帯(パスバンド) P_1 において、波数 k が小さく、ブロッホ散乱の影響が無視出来る時(低周波極限近似可能なとき)は、ブロッホインピーダンス $Z_B(y)$ で決まる特性インピーダンスは実数で、無負荷時の伝送線路の特性インピーダンス $Z_0 = 50 \Omega$ をやや下回った45.6 Ω となる

(容量がシャントに配されているので平均の特性インピーダンスは無負荷時のそれより小さくなる)。最初の通過帯 P_1 において、低周波極限近似の場合より、波数 k が大きくなり、ブロッホ散乱の影響が顕著になると、特性インピーダンスの値は小さくなっていく。

【0045】最初の禁止帯(ストップバンド) S_1 が始まる所で特性インピーダンスが0となる。そして最初の禁止帯 S_1 では、特性インピーダンスは純虚数となる。特性インピーダンスが純虚数となることは、電圧と電流の位相が90度ずれ、ポインティングベクトルの力率が0となるので、エネルギーを伝送しない状態、即ちエバネッセントモードに対応する。図5では、最初の禁止帯 S_1 が現れるのは、 $y = kd$ が約2.6~3.14の間であり、図3のバンド図と一致している。

【0046】第2番目の通過帯 P_2 では、特性インピーダンスが純実数だが、負の値をとっている。これは、式(13)を見れば分かるように、2乗の根をとる項が入っているので、正負の解が出てくる。物理的には進行波と後退波を意味するので、正の値を取れば良い。第2番目の通過帯 P_2 において、波数 k が大きくなると、第2番目の禁止帯 S_2 が始まる。

【0047】第3番目の通過帯 P_3 は6.28 (= 2π) ~ 8.1近傍にある。第3番目の通過帯 P_3 において、波数 k が大きくなると、第3番目の禁止帯 S_3 が始まる。第4番目の通過帯 P_4 は9.42 (= 3π) 近傍

$$\dots (12)$$

*なる。

【0043】(線路の特性インピーダンス) 実際に周期構造を持つ伝送線路をインピーダンス整合回路に使用する際には、バンド構造のみで無く、伝送線路の特性インピーダンス Z_0 、入力インピーダンス Z_{in} などを計算する必要がある。ここでは、先ず、周期構造を持つ伝送線路の特性インピーダンス Z_0 を算出し、有限の繰り返しを持った後、終端インピーダンス Z_L で終端した時の入力インピーダンス Z_{in} を求める。伝送線路のブロッホインピーダンス $Z_B(y)$ は、(1)式のABCDマトリクスを用いると、

$$\dots (13)$$

から始まる。

【0048】図5において、第1~第4番目の通過帯 P_1, P_2, P_3, P_4 での特性インピーダンス(ブロッホインピーダンス)の値を見ると、奇数次(第1及び第3番目)は高次になるに従い特性インピーダンスが減少していき、偶数次(第2番目。図示を省略しているが第4番目も同様である。)では高次になるに従い特性インピーダンスが増大していく。この現象は応用上も非常に興味深い。例えば従来の伝送線路を用いて、所望の特性インピーダンスを得る為には、低損失性を犠牲にしたり、小型化を犠牲にせざるを得ない場合でも本発明を用いれば、設計パラメータが増える為に低損失性を維持したまま、又小型化を維持したまま所望の特性インピーダンスを実現出来る。

【0049】(マイクロストリップ線路) 以下にマイクロストリップ線路を実例として説明する。マイクロストリップ線路は誘電体基板の裏面に接地パターン、上面にストリップ状の配線(信号線)を金属で形成することにより構成されている。近年進歩が著しい印刷技術により安価で大量に生産が可能なので、マイクロ波回路に良く用いられる。この場合伝送線路の特性インピーダンスは、誘電体基板の比誘電率 ϵ_r 、基板の厚さ、信号線(ストリップ配線)の幅で決まる。基板に比誘電率 $\epsilon_r = 10$ のアルミナを用いた場合、信号線の配線幅と基板の高さの比を1対1にすると、ほぼ50 Ω の特性インピーダンスが実現出来る。従って小型にしていけばいくほど信号線の配線幅が細くなり、導体損失が増大する。一方で、フィルタや一般にインピーダンス整合回路を構成する為特性インピーダンスの低い線路を用いようとすると信号線の配線幅が太くなり、小型化を阻害する一要因となる。このような問題は、特性インピーダンスを決定する独立変数が基板の比誘電率 ϵ_r 、基板の厚さ、ストリップ線路の信号線の配線幅の3つしか無いことから発生する。本発明を用いることにより、独立変数が増大する為にこれまでよりも多様な回路が実現出来る。図2で表される周期構造を持つ伝送線路の場合、独

立変数は、リアクタンス成分 $j b$ 、ピッチ d が付け加えられる。この値が決まると計算により図5に示される特性インピーダンスが求まる。実際の設計の立場からすると、使用したい周波数帯域と特性インピーダンスが決定したら、その仕様を満足するように、リアクタンス成分 $j b$ とピッチ d 及びリアクタンス成分を装荷する前の伝送線路の特性インピーダンスを決めることになる。

【0050】本発明の説明の為に図2を用いたが、本発明はブロッホインピーダンスが発現する周期構造を持つ伝送線路でマイクロ波を構成することが特徴なので、回路トポロジーは図2に限らない。例えば、周期的にシリーズにリアクタンス成分が装荷されても良いし、シリーズとシャント両方に装荷されても構わない。又装荷するリアクタンス成分は集中定数型のインダクタやキャパシタでも構わないし、特性インピーダンスの異なる伝送線路を交互に配しても構わない。更に説明にはマイクロストリップ線路を用いたが、本発明は使用する伝送線路の*

$$Z_{in}(y) = Z_B (Z_L + j Z_B \tan(y \cdot n)) / (Z_B + j Z_L \tan(y \cdot n))$$

… (14)

である。終端インピーダンス Z_L を波数零、即ち低周波極限のブロッホインピーダンス 45.6Ω にした時の入力インピーダンス $Z_{in}(y)$ は図6となる。

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} \cos(\beta l) & j Z_0 \sin(\beta l) \\ j Y_0 \sin(\beta l) & \cos(\beta l) \end{bmatrix} \quad \dots (15)$$

の関係式より、

$$\begin{aligned} S_{21}(y) &= 2 / (A + (B/Z_0) + C Z_0 + D) \\ &= 2 / (2 \cos(\beta d \cdot n) + j ((Z_B/50) + (50/Z_B) \sin(\beta d \cdot n))) \end{aligned} \quad \dots (16)$$

となる。式(16)と式(13)より、図7に示す通過特性 $S_{21}(y)$ の $y = kd$ 依存性の特性が得られる。

【0054】図7では、繰り返し数 n が4, 10, 20について計算してある。当然のことながら、繰り返し数 n が増えるとバンドエッジがシャープになる。

【0055】繰り返し数 n を増やすと一般にはマイクロ波回路が大きくなるが、帯域外減衰量は大きく出来る為、回路の電氣的仕様と外形の制約条件の元で繰り返し数 n を決定する必要がある。又図7では、通過帯 P_1, P_2, P_3, P_4 にリップルが見られるが、これはその周波数帯域でブロッホインピーダンスがシステムインピーダンスと異なる為である。

【0056】所望の通過帯 $P_1, P_2, P_3, P_4, \dots$ でリップルをなくす為には、その周波数帯 $P_1, P_2, P_3, P_4, \dots$ のブロッホインピーダンスがシステムインピーダンスに近くなるように、リアクタンス成分装荷前の伝送線路の特性インピーダンス、装荷するリアクタンスの単位量、装荷する周期、及び繰り返し数 n を決定すれば良い。

【0057】(アンテナ給電線路への応用) 無線機器に

*型には制限が無い。他の伝送線路即ち、コプラナ線路、接地付コプラナ線路、スロット線路、トリプレート型ストリップ線路、導波管等に用いても構わない。

【0051】又、図2では簡単の為に単一の周期構造の伝送線路の等価回路を示したが、多重周期構造を持つ伝送線路にしても構わない。

【0052】図5に示した伝送線路のブロッホインピーダンス $Z_B(y)$ の振る舞いは、非常に多くの応用の可能性を示唆している。実際に、周期構造を持つ伝送線路を使って回路を構成する場合、無限の繰り返し数 n を持つ伝送線路を実現することは出来ない。そこで、次に n 周期伝送した後に、終端インピーダンス Z_L で終端された時の、入力インピーダンス Z_{in} の挙動を見ることにする。波数 k 、ピッチ d 、繰り返し数 n のブロッホインピーダンス Z_B の伝送線路が終端インピーダンス Z_L で終端された時の伝送線路から終端側を望んだ入力インピーダンス $Z_{in}(y)$ は、

※【0053】同様に、Sパラメータの通過特性 $S_{21}(y)$ は、

※【数3】

において、最終段の電力増幅器からアンテナ給電口までの低損失化は無線機器の特性を大きく左右する。即ち低損失化が進めば、電力増幅器に無駄な電力を発生させる必要がなくなり、端末機に於いては電池寿命の増大につながり、基地局においても、損失分だけ線形性を向上させることが可能になり、より周波数利用効率向上につながる事が出来る。そこで、電力増幅器の出力から、アンテナ給電までの給電線路に本発明のマイクロ波回路を用いれば、所望の特性インピーダンスで低損失にアンテナ給電が可能となる。又、周期伝送線路の特徴の多様な分散関係を積極的に用いることにより、物理的に離れた2点間を接続する為だけでなく、無線機にはしばしば必要なフィルタ、ダイプレクサ、カップラ等の機能を合わせて保持させることが可能となり、高機能なフロントエンド部を構成することが可能となる。

【0058】(インピーダンス変換器への応用) 本発明は、インピーダンス変換器としても応用が可能である。ある入力インピーダンス Z_{in} を出力インピーダンス Z_{out} に変換したい場合、その周波数帯で波長の $\lambda/4 + n \cdot \lambda/2$ の長さで、(17)式を満たす Z_B の特性

インピーダンスを挿入すれば良い。

$$Z_{in} = Z_B^2 / Z_{out}$$

既に説明したように、従来のマイクロストリップ線路の特性インピーダンス Z_0 の可変範囲は、基板の比誘電率 ϵ_r 、基板の厚さ、信号線（ストリップ配線）の幅により制約されている。コプラナ線路の場合は、基板の比誘電率 ϵ_r 、基板の厚さ、中心の信号線の幅、信号線と信号線の両側の接地パターンとの距離により、特性インピーダンス Z_0 が制約されている。しかし、本発明のプロ

ッホインピーダンス Z_B を用いれば、その制約が大幅に緩和される。

【0060】図1に本発明の実施の形態に係るインピーダンス変換器の構造を示す。このインピーダンス変換器は、周期構造を持つコプラナ線路で実現されている。つまり、図1に示すように、信号線67と、信号線67の両側に一定距離をおいて第1の接地パターン72及び第2の接地パターン74が配置されたコプラナ線路を、本発明の「基礎伝送線路」として用いている。そして、このインピーダンス変換器は、更に一定ピッチで、周期的に配置された4本のブリッジ導体161、162、163、164が、第1の接地パターン72及び第2の接地パターン74との間を短絡している。第1のブリッジ導体161と信号線67との間には、第1の絶縁膜261が挟まれ、MIMキャパシタからなる第1のリアクタンス因子を構成している。第2のブリッジ導体162と信号線67との間には、第2の絶縁膜262が挟まれ、MIMキャパシタからなる第2のリアクタンス因子を構成している。第3のブリッジ導体163と信号線67との間には、第3の絶縁膜263が挟まれ、MIMキャパシタからなる第3のリアクタンス因子を構成している。そして、第4のブリッジ導体164と信号線67との間には、第4の絶縁膜264が挟まれ、MIMキャパシタからなる第4のリアクタンス因子を構成している。

【0061】図2は、図1に示す本発明の実施の形態に係る周期構造を持つ伝送線路の等価回路図である。一定ピッチ d で、周期的に、リアクタンス因子 $j b$ が、伝送線路にシャントに装荷されている。マイクロストリップ線路の特性インピーダンスは信号線の配線幅、誘電体基板の厚さ、誘電体基板の比誘電率 ϵ_r で特性インピーダンスが決まる。誘電体基板の厚さを薄くしたい場合、所望の特性インピーダンスを実現する際に信号線の配線幅を狭くしなければならない場合が出てくる。この場合、導体損失が大きくなる。本発明の実施の形態に係るインピーダンス変換器を用いれば、信号線の配線幅を広くしたまま、特性インピーダンスを高くすることが出来る。即ち図5において、第2番目の通過帯 P_2 の周波数帯が適用周波数になるように設計しておけば、幅の広い配線を用いて高い特性インピーダンスを実現することが出来る。又その逆に低インピーダンスを実現しようとする際に図5に示す高次の通過帯 P_3 、 P_4 、……のプロッホイ

* * 【0059】

… (17)

ンピーダンスを利用すれば、信号線の配線幅を必要以上に広くしなくても所望の特性が実現出来る。

【0062】図2では、リアクタンス成分 $j b$ を伝送線路に対し、シャントに装荷しているが、本発明では周期構造を持つ伝送線路であれば良いので、リアクタンス成分 $j b$ がシリーズに装荷されていても良い。又、集中定数で無く、分布常数のリアクタンス成分を用いて、伝送線路の特性インピーダンスが周期的に変化させても良い。

【0063】又、説明では周期性は1重のみを示したが、多重周期を持つ伝送線路でも勿論構わない。例えば、異なるリアクタンス成分を交互に伝送線路に装荷することで2重の周期を持つ伝送線路を実現することが出来る。この場合、サブバンドが発生し、そのバンドギャップの幅は異なるリアクタンス成分の値の差によって変わる。

【0064】更にリアクタンス成分をMEMS等の立体的微細構造で構成されるキャパシタ、若しくはバラクタダイオード等で構成し、リアクタンス成分が制御信号により可変にすれば、ダイナミックにプロッホインピーダンスを調整出来る。

【0065】例えばMEMS構造のキャパシタを用いる場合、ストリップ導体の上空にブリッジ導体が構成出来るが、このブリッジ導体とストリップ導体の間の電位差を変えるとクーロン力によりブリッジ導体とストリップ導体の間隔が変わり、結果的に装荷されたリアクタンス成分の大きさが変わるので、MEMS構造のキャパシタを用いた場合と同等の機能が実現出来る。リアクタンス成分が制御信号で可変であれば良いので、装荷する素子は、MEMSキャパシタや、バラクタダイオード以外の構造でも構わない。

【0066】(MMICへの応用) 図8に示す本発明の実施の形態に係るマイクロ波回路は、第1のトランジスタ（第1の能動素子） Tr_1 と第2のトランジスタ（第2の能動素子） Tr_2 とを有する2段構成の高周波増幅器が搭載されているMMICである。具体的には、入力端子81 (RF in) から出力端子86 (RF out) の間に、結合コンデンサ C_1 、第1のトランジスタ Tr_1 、結合コンデンサ C_4 、第2のトランジスタ Tr_2 、結合コンデンサ C_7 の経路で、高周波伝送線路が構成されている。そして、RF信号が入力端子81から入力され、この高周波伝送線路を伝搬し、出力端子86から出力される。結合コンデンサ C_1 と入力端子81との間には、高周波伝送線路のインピーダンスを調整する為のインピーダンス Z_s のオープンスタブが設けられている。第1のトランジスタ Tr_1 のソースは接地され、ゲートには、直流と高周波を分離する為のバイパスコンデンサ（デカップリング用コンデンサ） C_2 及びインピーダン

ス Z_{g1} を介して、直流バイアス用電極82からゲート電圧 V_{g1} が供給出来るように構成されている。第1のトランジスタ T_{r1} のドレインには、直流と高周波を分離する為のバイパスコンデンサ $C3$ 及びインピーダンス Z_{d1} を介して、直流バイアス用電極84からドレイン電圧 V_{d1} が供給出来るように構成されている。同様に、第2のトランジスタ T_{r2} のゲートには、バイパスコンデンサ $C5$ 及びインピーダンス Z_{g2} を介して、直流バイアス用電極83からゲート電圧 V_{g2} が供給され、第2のトランジスタ T_{r2} のドレインには、バイパスコンデンサ $C6$ 及びインピーダンス Z_{d2} を介して、直流バイアス用電極85からドレイン電圧 V_{d2} が供給出来るように構成されている。第2のトランジスタ T_{r2} のソースは接地されている。

【0067】こうして、入力端子81から入力された高周波信号は結合コンデンサ $C1$ を通して第1のトランジスタ T_{r1} に入力され、先ず増幅される。増幅された高周波信号は結合コンデンサ $C4$ を通して、第2のトランジスタ T_{r2} に入力され、更に増幅され、結合コンデンサ $C7$ を通し、出力端子86から外部に出力される。又、図8中、 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} は、図2に示したような、基礎伝送線路に対して、一定ピッチ d で、リアクタンス成分が周期的に装荷された構造のインピーダンス整合回路であり、所定のブロックインピーダンス成分をそれぞれ有している。

【0068】これらの第1のトランジスタ（第1の能動素子） T_{r1} 、第2のトランジスタ（第2の能動素子） T_{r2} 、インピーダンス整合回路、バイアス回路等を、GaAs若しくはInP等の誘電体基板（半導体基板）1の上に集積化し、MMICを構成した場合の模式的な平面図が図9である。図9において、第1のトランジスタ（第1の能動素子） T_{r1} 及び第2のトランジスタ（第2の能動素子） T_{r2} は、例えば、HEMTを用いることが可能である。第1のトランジスタ T_{r1} は、誘電体基板1上に配置された第1主電極（ソースオーミック電極）、第2主電極（ドレインオーミック電極）及び制御電極（ゲート電極）を有する。同様に、第2のトランジスタ T_{r2} は、誘電体基板1上に配置された第1主電極（ソースオーミック電極）、第2主電極（ドレインオーミック電極）及び制御電極（ゲート電極）を有す

る。【0069】更に、本発明の実施の形態に係るマイクロ波回路は、誘電体基板（半導体基板）1上に対向配置された第1の接地パターン72及び第2の接地パターン74を有している。第1のトランジスタ T_{r1} の制御電極に接続して配置された入力側信号線68は、第1の接地パターン72及び第2の接地パターン74に挟まれている。第1のトランジスタ T_{r1} のソースオーミック電極は、平面パターンとしてT字形状をなす第1のトランジスタ T_{r1} のゲート電極引き出し部を挟んで、2つの領

域に分けて配置されている。そして、この2つのソースオーミック電極は、それぞれ、第1の接地パターン72及び第2の接地パターン74に接続され、接地されている。第1のトランジスタ T_{r1} の第2主電極に接続して配置された出力側信号線69も、同様に、誘電体基板1上において、第1の接地パターン72及び第2の接地パターン74に挟まれている。第1の接地パターン72及び第2の接地パターン74及び、この第1の接地パターン72及び第2の接地パターン74に挟まれた第1のトランジスタ T_{r1} の入力側信号線68とにより、第1のトランジスタ T_{r1} の入力側コプラナ線路が形成されている。同様に、第1の接地パターン72及び第2の接地パターン74及び、この第1の接地パターン72及び第2の接地パターン74に挟まれた第1のトランジスタ T_{r1} の出力側信号線69とにより、第1のトランジスタ T_{r1} の出力側コプラナ線路が形成されている。

【0070】更に、第2のトランジスタ T_{r2} の制御電極に接続して配置された入力側信号線70も、第1の接地パターン72及び第2の接地パターン74に挟まれている。第1のトランジスタ T_{r1} と同様に、第2のトランジスタ T_{r2} のソースオーミック電極は、平面パターンとしてT字形状をなす第2のトランジスタ T_{r2} のゲート電極引き出し部を挟んで、2つの領域に分けて配置されている。そして、この2つのソースオーミック電極は、それぞれ、第1の接地パターン72及び第2の接地パターン74に接続され、接地されている。第2のトランジスタ T_{r2} の第2主電極に接続して配置された出力側信号線73も、同様に、誘電体基板1上において、第1の接地パターン72及び第2の接地パターン74に挟まれている。第1の接地パターン72及び第2の接地パターン74及び、この第1の接地パターン72及び第2の接地パターン74に挟まれた第2のトランジスタ T_{r2} の入力側信号線70とにより、第2のトランジスタ T_{r2} の入力側コプラナ線路が形成されている。同様に、第1の接地パターン72及び第2の接地パターン74及び、この第1の接地パターン72及び第2の接地パターン74に挟まれた第2のトランジスタ T_{r2} の出力側信号線73とにより、第2のトランジスタ T_{r2} の出力側コプラナ線路が形成されている。

【0071】図9に示した結合コンデンサ $C1$ 、 $C4$ 及び $C7$ はMIMキャパシタで構成されている。同様に、バイパスコンデンサ $C2$ 、 $C3$ 、 $C5$ 、 $C6$ もMIMキャパシタで構成されている。結合コンデンサ $C1$ 、 $C4$ 、 $C7$ は同時に高周波伝送線路の素子としての機能も果たしている。第1のトランジスタ T_{r1} の入力側信号線68にはMIMキャパシタ $C1$ を介して中間信号線67が接続され、中間信号線67には入力端子81が接続されている。この中間信号線67の両側に一定距離をおいて第1の接地パターン72及び第2の接地パターン74が配置され、第1のトランジスタ T_{r1} の入力側コ

10

20

30

40

50

ラナ線路が延長形成されている。第1のトランジスタ T_{r1} の出力側コプラナ線路と、第2のトランジスタ T_{r2} の入力側コプラナ線路とにより、接続用コプラナ線路が構成されている。第1のトランジスタ T_{r1} の出力側信号線69と第2のトランジスタ T_{r2} の入力側信号線70との中間にはMIMキャパシタC4が挿入されている。更に、第2のトランジスタ T_{r2} のドレインに接続された出力側信号線73には、MIMキャパシタC7を介して、中間信号線76が接続されている。中間信号線76には出力端子86が接続されている。中間信号線76の両側にも、一定距離をおいて第1の接地パターン72及び第2の接地パターン74が配置され、コプラナ線路を構成している。

【0072】図9に示す本発明の実施の形態に係るインピーダンス整合回路 Z_{B11} においては、一定ピッチで、周期的に配置された4本のブリッジ導体161、162、163、164が、中間信号線67の上を通過し、第1の接地パターン72及び第2の接地パターン74との間を短絡している。第1のブリッジ導体161と中間信号線67との間には、図1に示したように第1の絶縁膜261が挟まれ、MIMキャパシタからなる第1のリアクタンス因子を構成している。同様に、第2のブリッジ導体162と中間信号線67の間には、第2の絶縁膜262が挟まれ、MIMキャパシタからなる第2のリアクタンス因子を構成している。第3のブリッジ導体163と中間信号線67の間には、第3の絶縁膜263が挟まれ、MIMキャパシタからなる第3のリアクタンス因子を構成している。そして、第4のブリッジ導体164と中間信号線67の間には、第4の絶縁膜264が挟まれ、MIMキャパシタからなる第4のリアクタンス因子を構成している。このようにして、第1のトランジスタ T_{r1} の入力側コプラナ線路と、この入力側コプラナ線路に対して一定ピッチで周期的に配置された第1～第4のリアクタンス因子により、所定のブロッホインピーダンス成分からなるインピーダンス整合回路 Z_{B11} が構成されている。即ち、インピーダンス整合回路 Z_{B11} において、第1～第4のリアクタンス因子の配列のピッチ及びキャパシタの呈するリアクタンス値を選ぶことにより、ブロッホインピーダンスが所望の値に調整されている。更に、4本のブリッジ導体161、162、163、164は、コプラナ線路の両側の接地パターンとなる第1のメタル層72、74を互いに電氣的に同電位にする機能も有する。

【0073】同様に、インピーダンス整合回路 Z_{B12} は、一定ピッチで、周期的に配置された5本のブリッジ導体171、172、173、174、175が、入力側信号線68の上を通過し、第1の接地パターン72及び第2の接地パターン74との間を短絡し、それぞれ、入力側信号線68との間には、MIMキャパシタからなるリアクタンス因子を構成している。即ち、第1の

トランジスタ T_{r1} の入力側コプラナ線路と、この入力側コプラナ線路に対して一定ピッチで周期的に配置された5本のブリッジ導体171、172、173、174、175に対応する第1～第5のリアクタンス因子により、所定のブロッホインピーダンス成分からなるインピーダンス整合回路 Z_{B12} が構成されている。即ち、インピーダンス整合回路 Z_{B12} において、リアクタンス因子の配列のピッチ及びキャパシタの呈するリアクタンス値を選ぶことにより、ブロッホインピーダンスが所望の値に調整されている。更に、5本のブリッジ導体171、172、173、174、175が、コプラナ線路の両側の接地パターンとなる第1のメタル層72、74を互いに電氣的に同電位にする機能も有することは、前述と同様である。

【0074】更に、インピーダンス整合回路 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} においても、同様に、一定ピッチで周期的に配置されたブリッジ導体により、第1の接地パターン72及び第2の接地パターン74との間を短絡している。即ち、出力側信号線69、入力側信号線70、出力側信号線73、中間信号線76との間には、それぞれ、MIMキャパシタからなる一定ピッチで周期的に装荷された複数のリアクタンス因子が構成されている。これらの周期的に装荷された複数のリアクタンス因子と第1のトランジスタ T_{r1} の出力側コプラナ線路、第2のトランジスタ T_{r2} の入力側コプラナ線路、第2のトランジスタ T_{r2} の出力側コプラナ線路とにより、ブロッホ散乱が生じる周期的境界条件が与えられ、所定のブロッホインピーダンス成分からなるインピーダンス整合回路 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} が構成されている。即ち、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} において、それぞれのリアクタンス因子の配列のピッチ及びそれぞれのキャパシタの呈するリアクタンス値を選ぶことにより、それぞれのブロッホインピーダンスが所望の値に調整されている。

【0075】本発明の実施の形態に係るインピーダンス整合回路 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} は、その特性インピーダンスを決定する独立変数として、複数のブリッジ導体と中間信号線67、入力側信号線68、出力側信号線69、入力側信号線70、出力側信号線73、中間信号線76との間にそれぞれ形成されるキャパシタ値で決まるリアクタンス成分、及び複数のブリッジ導体の配列のピッチ d が、ブロッホインピーダンスを決定する要因に付け加えられる。つまり、ブリッジ導体の幅、ブリッジ導体とそれぞれの信号線との間に配置される絶縁膜の比誘電率、絶縁膜の厚さ、及び複数のブリッジ導体の配列のピッチが、インピーダンス整合回路 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} のブロッホインピーダンスを決定する要因に付け加えられるので、インピーダンス整合回路 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} のインピーダンスを決定する独立変

数が飛躍的に増大し、その調整範囲も大きい。例えば、ブリッジ導体は、厚さ $3\mu\text{m}$ 、金(Au)メタルパターンを用いることが可能で、ブリッジ導体の幅は必要なリアクタンス値に応じて選定すれば良い。例えば、ブリッジ導体の幅として、 10 乃至 $50\mu\text{m}$ 程度範囲内で選定可能である。

【0076】動作周波数 60GHz 程度のMMICであれば、コプラナ線路を構成する信号線 $68\sim 70$ 、 73 、 76 の幅は、 $20\mu\text{m}$ 程度に選べば良い。そして、これらの信号線 $68\sim 70$ 、 73 、 76 の両側に約 $15\mu\text{m}$ の距離をおいて幅 250 乃至 $500\mu\text{m}$ 程度の第1の接地パターン 72 及び第2の接地パターン 74 を配置すれば良い。信号線 $68\sim 70$ 、 73 、 76 及び第1の接地パターン 72 及び第2の接地パターン 74 は、厚さ 0.1 乃至 $3\mu\text{m}$ の金(Au)薄膜で構成される。誘電体基板(半導体基板) 1 が半絶縁性基板であれば、金(Au)薄膜は、この半絶縁性基板上に直接堆積しても構わない。誘電体基板(半導体基板) 1 が導電性基板であれば、この導電性基板の上に、シリコン酸化膜(SiO_2 膜)、シリコン窒化膜(Si_3N_4 膜)等の絶縁膜を堆積し、この絶縁膜上に、信号線 $68\sim 70$ 、 73 、 76 及び第1の接地パターン 72 及び第2の接地パターン 74 を構成する金(Au)薄膜を堆積すれば良い。

【0077】図9に示すように、第2のトランジスタ Tr_2 のドレインに接続される出力側直流バイアス用スタブ配線 Z_{d2} は、MIMキャパシタ C_6 で高周波を短絡して、ドレイン電圧 V_{d2} を供給する為の直流バイアス用電極 85 に接続されている。図示を省略しているが、出力側直流バイアス用スタブ配線 Z_{d2} は、例えば、薄膜誘電体層 302 の表面に形成されたメアンダ線路(信号線)、薄膜誘電体層 302 、第2の接地パターン 74 とからなる薄膜マイクロストリップ線路で構成すれば良い。第2のトランジスタ Tr_2 のゲートに接続される入力側直流バイアス用スタブ配線 Z_{g2} は、MIMキャパシタ C_5 により、高周波を短絡して、ゲート電圧 V_{g2} を供給する為の直流バイアス用電極 83 に接続されている。入力側直流バイアス用スタブ配線 Z_{g2} は、出力側直流バイアス用スタブ配線 Z_{d2} と同様に、薄膜誘電体層 301 の表面に形成されたメアンダ線路(信号線)、薄膜誘電体層 301 、第1の接地パターン 72 とからなる薄膜マイクロストリップ線路で構成すれば良い。第1のトランジスタ Tr_1 のドレインに接続される出力側直流バイアス用スタブ配線 Z_{d1} は、MIMキャパシタ C_3 で高周波を短絡して、ドレイン電圧 V_{d1} を供給する為の直流バイアス用電極 84 に接続されている。出力側直流バイアス用スタブ配線 Z_{d1} も、薄膜誘電体層 302 の表面に形成されたメアンダ線路(信号線)、薄膜誘電体層 302 、第2の接地パターン 74 とからなる薄膜マイクロストリップ線路で構成すれば良い。第1のトランジスタ Tr_1 のゲートに接続される入力側直流バイアス用スタ

ブ配線 Z_{g1} は、MIMキャパシタ C_2 で高周波を短絡して、ゲート電圧 V_{g1} を供給する為の直流バイアス用電極 82 に接続されている。又、入力側直流バイアス用スタブ配線 Z_{g1} は、薄膜誘電体層 301 の表面に形成されたメアンダ線路(信号線)、薄膜誘電体層 301 、第1の接地パターン 72 とからなる薄膜マイクロストリップ線路で構成すれば良い。

【0078】更に入力端子 81 に接続されている中間信号線 67 には、インピーダンス調整用スタブ配線としてのオープンスタブ配線 Z_s が接続されている。インピーダンス調整用スタブ配線(オープンスタブ配線) Z_s も、第2のメタル層 Z_s と薄膜誘電体層 301 、 302 と第2の接地パターン 74 とで構成される薄膜マイクロストリップ線路である(断面の図示省略)。

【0079】MIMキャパシタ C_1 とオープンスタブ配線 Z_s も第1のトランジスタ Tr_1 の入力インピーダンス整合回路として機能する。又、薄膜マイクロストリップ線路で構成される直流バイアス用スタブ配線 Z_s 、 Z_{g1} 、 Z_{d1} 、 Z_{g2} 、 Z_{d2} は、同時に、インピーダンス整合回路の一部の役割も果たしている。従って、インピーダンス整合回路 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} の内の一部を省略しても良い。或いは、オープンスタブ配線 Z_s 若しくは直流バイアス用スタブ配線 Z_s 、 Z_{g1} 、 Z_{d1} 、 Z_{g2} 、 Z_{d2} の一部を、本発明の周期的構造を有したブロッホインピーダンス成分からなる回路で構成しても良い。入力端子 81 、直流バイアス用電極 $82\sim 85$ 及び出力端子 86 はボンディングパッドであり、金(Au)若しくはアルミニウム(Al)のボンディング・ワイヤを介してパッケージの対応するピンに、それぞれ接続される。

【0080】図9に示すように、本発明の実施の形態に係るMMICは、寸法精度や占有面積に応じて、薄膜マイクロストリップ線路とコプラナ線路との使用を使い分け、ブロッホインピーダンス成分からなるインピーダンス整合回路 Z_{B11} 、 Z_{B12} 、 Z_{B21} 、 Z_{B22} 、 Z_{B31} 、 Z_{B32} を用いることにより、回路の小形化及び高性能化を達成している。即ち、高周波利得を向上させ、高周波増幅器の性能を向上することが出来る。そして、本発明の実施の形態に係るMMICを携帯無線機器等の携帯情報端末に適用すれば、無駄な電力を発生させる必要がなくなるので、電池寿命の増大につながる。更に、基地局においても、損失分だけ線形性を向上させることが可能になり、より周波数の利用効率を向上することが可能になる。

【0081】(その他の実施の形態)本発明は上記の実施の形態によって記載したが、この開示の一部をなす論述及び図面はこの発明を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなろう。

【0082】既に述べた実施の形態の説明においては、

高周波能動素子や受動素子を、GaAsやInP等の半導体基板1の上に集積化したMMICに付いて例示した。しかし、本発明の誘電体基板は、アルミナ、窒化アルミニウム(AlN)、ベリリア(BeO)等のセラミック基板でも良く、このセラミック基板の上に、高周波能動素子や受動素子を集積化したMHICでも良い。

【0083】又、図1には、コプラナ線路に、一定ピッチdで、周期的にリアクタンス因子jbを装荷した構造を示した。マイクロストリップ線路の場合も、同様に、一定ピッチdで、周期的にリアクタンス因子jbを装荷可能である。例えば、信号線と誘電体基板を介して対向した金属接地パターンに、信号線の方に沿って、開口部を一定ピッチdで、周期的に設ければ、周期的にリアクタンス因子jbを装荷出来る。或いは、信号線と金属接地パターンとを、誘電体基板中に設けられたビア(貫通孔)を介してインダクタで接続しても良い。更には、微細なMIMキャパシタ等を、一定ピッチdで、周期的にマイクロストリップ線路に、装荷しても良い。

【0084】このように、本発明はここでは記載していない様々な実施の形態等を含むことは勿論である。従って、本発明の技術的範囲は上記の説明から妥当な特許請求の範囲に係る発明特定事項によってのみ定められるものである。

【0085】

【発明の効果】以上説明したように本発明によれば、広帯域に渡り平坦な特性の受動素子構造を搭載したマイクロ波回路を得ることが出来る。

【0086】又、本発明によれば、従来の伝送線路の特性インピーダンスと同じ特性インピーダンスを従来の伝送線路よりも信号線の配線幅を広くして実現することが出来るので、低損失なマイクロ波回路を構成することが出来る。

【0087】更に、本発明によれば、設計の自由度が増大し、且つ従来よりも小型で、低損失なマイクロ波回路を提供することが出来る。

【0088】更に、本発明によれば、高周波伝送線路の特性インピーダンスの調整可能な範囲を広げることが出来るマイクロ波回路を提供することが出来る。

【0089】更に、本発明によれば、低損失でクロストークを少なくすることが出来るマイクロ波回路を提供することが出来る。

【0090】更に、本発明によれば、全体としての配線に必要な占有面積を小さくすることが可能なマイクロ波回路を提供することが出来る。

【0091】更に、本発明によれば、高周波における電氣的特性の調整が容易なマイクロ波回路を提供することが出来る。

【図面の簡単な説明】

【図1】本発明の実施の形態に係るインピーダンス変換器の鳥瞰図である。

【図2】本発明の実施の形態に係る周期構造を持つ伝送線路の等価回路図である。

【図3】本発明の実施の形態に係る周期構造を持つ伝送線路のバンド図である。

【図4】本発明の実施の形態に係る周期構造を持つ伝送線路におけるバンドギャップ開始点とリアクタンス因子の関係を示す図である。

【図5】本発明の実施の形態に係る周期構造を持つ伝送線路のプロホインピーダンスの $y = kd$ 依存性を示す図である。

【図6】本発明の実施の形態に係る周期構造を持つ伝送線路の入カインピーダンスの $y = kd$ 依存性を示す図である。

【図7】本発明の実施の形態に係る周期構造を持つ伝送線路の通過特性の $y = kd$ 依存性を示す図である。

【図8】本発明の実施の形態に係るMMICの等価回路図である。

【図9】図8に示した回路構成を誘電体基板(半導体基板)上に集積化したMMICの平面図である。

【符号の説明】

1 誘電体基板

67 信号線(中間信号線)

68 入力側信号線

69 出力側信号線

70 入力側信号線

72 第1の接地パターン

73 出力側信号線

74 第2の接地パターン

76 中間信号線

81 入力端子

82~85 直流バイアス用電極

86 出力端子

161~164, 171~175ブリッジ導体

261~264絶縁膜

301, 302 薄膜誘電体層

jb 周期リアクタンス因子

C1, C4, C7 結合コンデンサ

C2, C3, C5, C6 バイパスコンデンサ

Tr1 第1のトランジスタ(第1の能動素子)

Tr2 第2のトランジスタ(第2の能動素子)

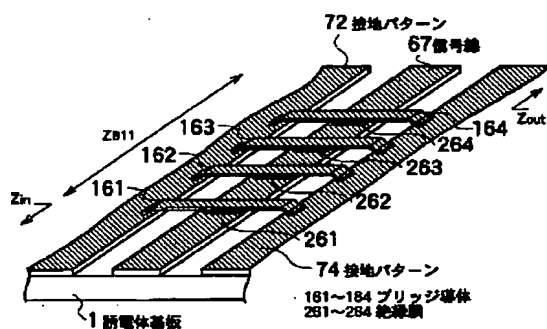
ZB11, ZB12, ZB21, ZB22, ZB31, ZB32 インピーダンス整合回路

Zs1, Zs2 入力側直流バイアス用スタブ配線

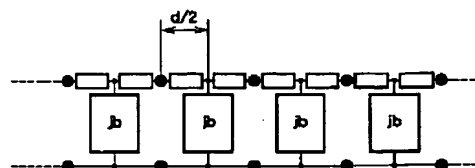
Zd1, Zd2 出力側直流バイアス用スタブ配線

Zs オープンスタブ配線

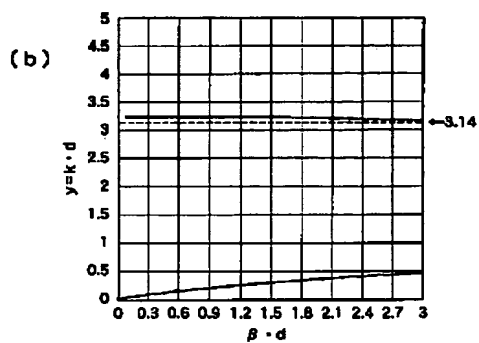
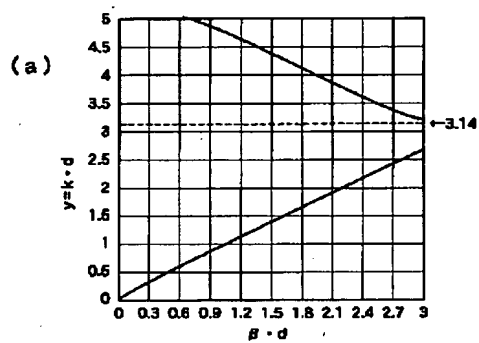
【図1】



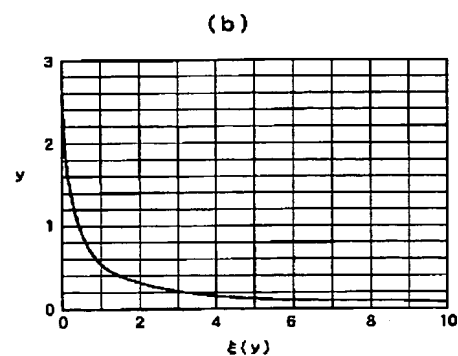
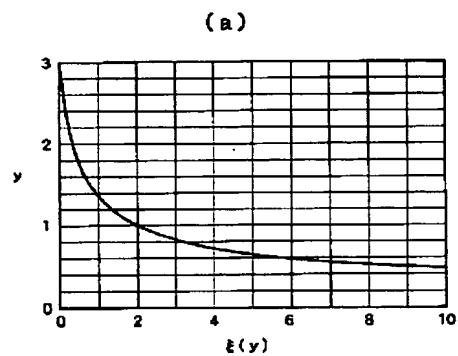
【図2】



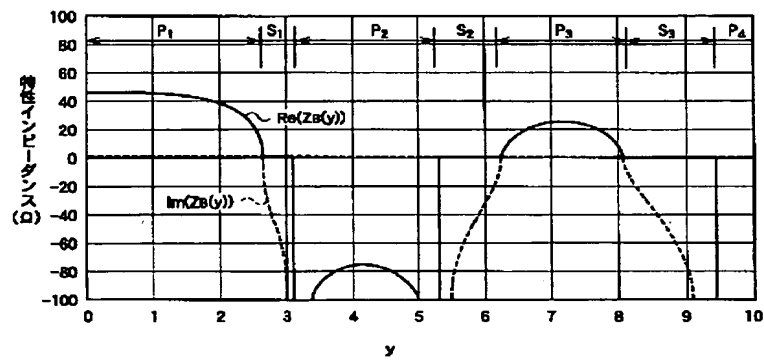
【図3】



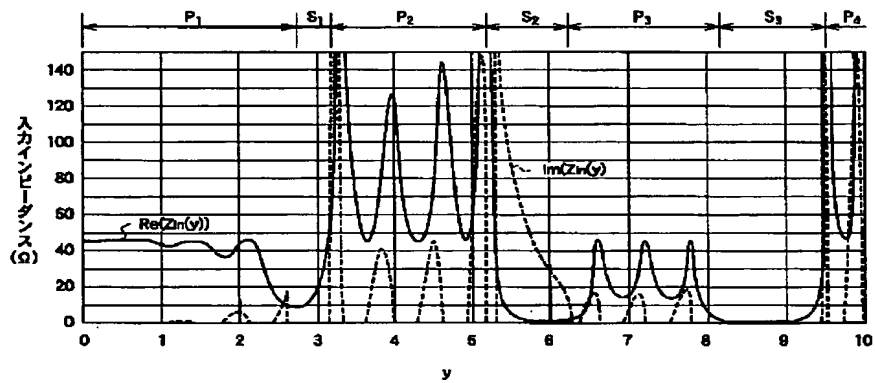
【図4】



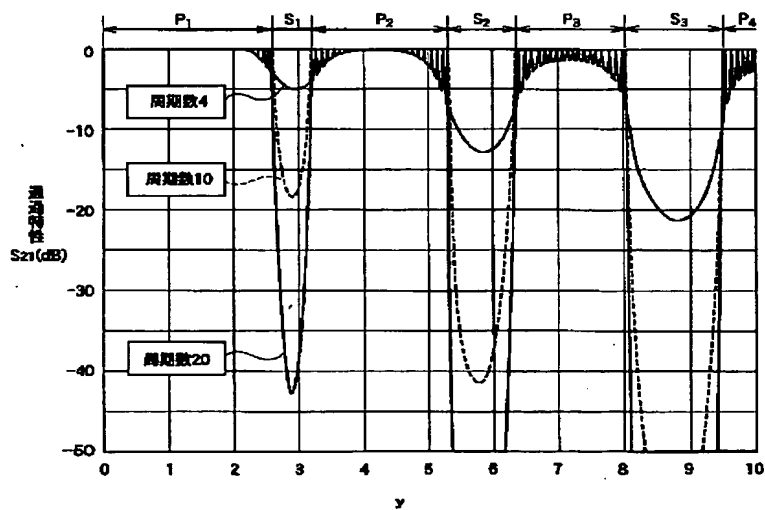
【図5】



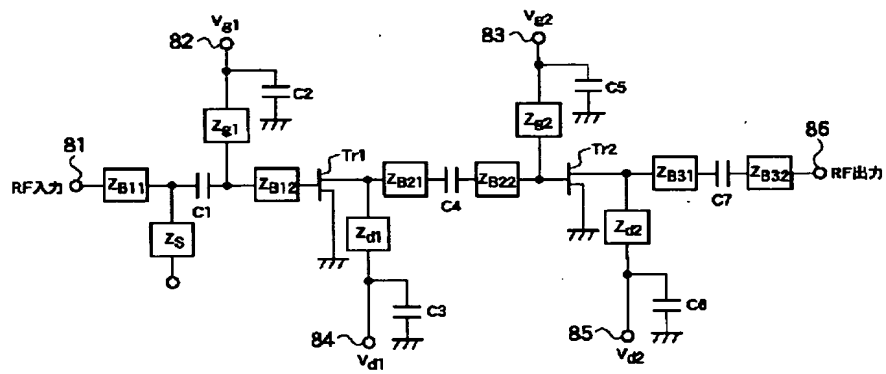
【図6】



【図7】



【図8】



【図9】

